

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: Young-Ki KIM, *et al.*

Art Unit: TBD

Appl. No.: To Be Assigned

Examiner: TBD

Filed: Concurrently Herewith

Atty. Docket: 6192.0318.US

For: **LIQUID CRYSTAL DISPLAY**

Claim For Priority Under 35 U.S.C. § 119 In Utility Application

Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450


Sir:

Priority under 35 U.S.C. § 119 is hereby claimed to the following priority document(s), filed in a foreign country within twelve (12) months prior to the filing of the above-referenced United States utility patent application:

Country	Priority Document Appl. No.	Filing Date
KOREA	10-2002-0060115	October 2, 2002

A certified copy of Korean Patent Application No. 10-2002-0060115 is submitted herewith. Prompt acknowledgment of this claim and submission is respectfully requested.

Respectfully submitted,


Hae-Chan Park,
Reg. No. 50,114

Date: September 30, 2003

McGuireWoods LLP
1750 Tysons Boulevard, Suite 1800
McLean, VA 22102
Telephone No. 703-712-5365
Facsimile No. 703-712-5280

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0060115
Application Number

출원년월일 : 2002년 10월 02일
Date of Application OCT 02, 2002

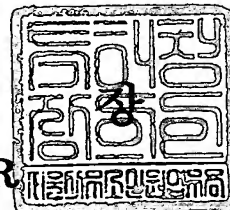
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 06 월 26 일

특 허 청

COMMISSIONER



【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 6 면 6,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 35,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

액정 표시 장치에서, 이전 행에 인가된 데이터 전압에 대해 반전된 극성의 데이터 전압이 인가되는 행에 인가되는 게이트 온 신호의 펄스 폭을 늘이고, 동일한 극성의 데이터 전압이 인가되는 행에 인가되는 게이트 온 신호의 펄스 폭을 줄인다. 이때, 액정 패널의 하단으로 갈수록 게이트 온 신호의 펄스 폭의 변조량이 증가하는 것이 바람직하다.

【대표도】

도 11

【색인어】

LCD, 게이트 온 신호, 펄스 폭, 가로줄 무늬, 반전, 변조

【명세서】**【발명의 명칭】**

액정 표시 장치 {LIQUID CRYSTAL DISPLAY}

【도면의 간단한 설명】

도 1은 본 발명의 실시예에 따른 액정 표시 장치의 개략적인 평면도이다.

도 2 및 도 11은 각각 본 발명의 실시예에 따른 게이트 온 신호의 타이밍도이다.

도 3a 내지 도 3c는 각각 액정 패널의 좌측, 중앙 및 우측에서 게이트 온 신호의 펄스 폭의 변조 영역을 나타내는 도면이다.

도 4는 도 3a 내지 도 3c에서 공통되는 변조 영역을 나타내는 도면이다.

도 5는 액정 패널에서 요구되는 게이트 온 신호의 펄스 폭 변조량을 나타내는 그래프이다.

도 6 내지 도 8은 각각 본 발명의 실시예에 따른 게이트 온 신호의 펄스 폭 변조량을 나타내는 그래프이다.

도 9는 본 발명의 실시예에 따른 신호 제어부를 나타내는 도면이다.

도 10은 도 9에 나타낸 신호 제어부의 입출력 파형의 타이밍도이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<9> 본 발명은 액정 표시 장치에 관한 것으로, 특히 액정 표시 장치의 게이트 펄스 폭 변조 방법에 관한 것이다.



- <10> 액정 표시 장치(LCD, liquid crystal display)는 공통 전극과 색 필터 등이 형성되어 있는 상부 기판의 배향막과 박막 트랜지스터와 화소 전극 등이 형성되어 있는 하부 기판의 배향막 사이에 액정 물질을 주입해 놓고 화소 전극과 공통 전극에 전압을 인가하여 전계를 형성함으로써 액정 분자들의 배열을 변경하고, 이를 통해 빛의 투과율을 조절함으로써 화상을 표시하는 장치이다.
- <11> 이러한 액정 표시 장치를 구동할 때는, 어떤 프레임에서 인가한 데이터 신호와 극성이 반대인 데이터 신호를 다음 프레임에서 인가하는 반전 구동을 한다.
- <12> 반전 구동 방식으로는 1도트 반전 방식, 2도트 반전 방식 등이 있다. 1도트 반전 방식 및 2도트 반전 방식은 모두 어떤 프레임에서 인가한 데이터 신호와 극성이 반대인 데이터 신호를 다음 프레임에서 인가하는 방법이다. 1도트 반전 방식은 이전 게이트선에 연결된 화소에 인가하는 데이터 신호와 현재 게이트선에 연결된 화소에 인가하는 데이터 신호의 극성을 반대로 하여 구동하는 방법이다. 2도트 반전 구동 방법은 현재 두 게이트선에 각각 연결된 두 화소에 인가하는 데이터 신호의 극성을 이전 두 게이트선에 각각 연결된 두 화소에 인가하는 데이터 신호의 극성에 대하여 반전하여 구동하는 방법이다.
- <13> 그런데, 고 주파수에서 액정 표시 장치를 구동하기 위해서는 게이트 온 신호의 펄스 폭이 줄어들 수밖에 없다. 2도트 반전 방식으로 액정 표시 장치를 구동할 때, 게이트 온 신호의 펄스 폭이 짧으면 극성이 반전된 데이터 신호가 입력되는 화소에서는 데이터 전압이 충분히 충전될 수 없게 된다. 따라서, 극성이 반전되지



않은 데이터 신호가 인가되는 게이트선에 연결된 화소와 극성이 반전된 데이터 신호가 인가되는 게이트선에 연결된 화소 사이에 충전 불균형이 발생한다. 이 충전 불균형이 액정 표시 장치에서 가로줄 무늬로 나타나게 되어 화질 불량에의 원인이 된다.

【발명이 이루고자 하는 기술적 과제】

<14> 본 발명이 이루고자 하는 기술적 과제는 가로줄 무늬의 발생을 줄일 수 있는 액정 표시 장치를 제공하는 것이다.

【발명의 구성 및 작용】

<15> 이러한 과제를 해결하기 위해 본 발명은 게이트 신호의 펄스 폭을 변조한다.

<16> 본 발명에 따른 액정 표시 장치는, 서로 평행하며 열 방향으로 배열된 복수의 데이터선 및 서로 평행하며 행 방향으로 배열된 복수의 게이트선이 형성된 액정 패널과, 데이터선 및 게이트선에 각각 인가되는 데이터 전압 및 게이트 온 신호의 타이밍을 조절하는 제어 신호를 출력하는 신호 제어부를 포함한다. 데이터 구동부는 신호 제어부의 제어 신호에 맞추어 데이터선으로 데이터 전압을 출력하고, 신호 제어부는 신호 제어부의 제어 신호에 맞추어 게이트선으로 게이트 온 신호를 차례로 출력한다.

<17> 신호 제어부는, 서로 다른 극성의 데이터 전압이 인가되는 서로 인접한 두 행 중 두 번째 행에 인가되는 게이트 온 신호의 펄스 폭을 제1 변조량만큼 늘린다.

<18> 이때, 신호 제어부는 첫 번째 행에 인가되는 게이트 온 신호의 펄스 폭을 제2 변조량만큼 줄이는 것이 바람직하다. 그리고 신호 제어부는 두 행을 기준으로 극성이 반전된 데이터 전압이 인가되도록 제어하며, 제1 변조량은 제2 변조량과 동일한 값을 가질 수 있다.



- <19> 제1 변조량은 액정 패널에서 데이터 전압이 입력되는 영역에서 멀리 떨어진 행에 인가되는 게이트 온 신호일수록 큰 값을 가지는 것이 좋다.
- <20> 본 발명의 한 실시예에 따르면, 두 번째 행에 인가되는 게이트 온 신호의 펄스 폭의 제1 변조량은 $A - B(N - N_{last})^n$ (여기서, N은 액정 패널에 위치하는 복수의 행에서 두 번째 행의 순서이며, N_{last} 은 복수의 행 중 제1 변조량이 적용되는 마지막 행이고, n은 다항식의 차수이며, A 및 B는 액정 패널의 특성에 따른 값임)의 형태로 결정되는 것이 바람직하다. 그리고 A 및 B는 신호 제어부의 내부 또는 외부에 위치하는 메모리에 저장되어 있으며, $A - B(N - N_{last})^n$ 의 다항식은 신호 제어부의 내부 연산으로 수행될 수 있다.
- <21> 본 발명의 다른 실시예에 따르면, 신호 제어부는 액정 패널에 위치하는 복수의 행을 두 개 이상의 구간으로 나누어, 각 구간에서의 제1 변조량을 선형적으로 증가시키는 것이 좋다. 그리고 복수의 행에서 각 구간에서의 경계에서의 제1 변조량이 신호 제어부의 내부 또는 외부 메모리에 저장될 수 있다.
- <22> 본 발명의 다른 실시예에 따르면, 신호 제어부는 제1 변조량에 따라 증가되는 주기를 가지는 게이트 클록을 출력한다. 그리고 게이트 온 신호는 게이트 클록의 상승 에지에 동기하여 차례로 출력되며, 현재 게이트 클록의 상승 에지부터 다음 게이트 클록의 상승 에지까지의 기간을 펄스 폭으로 가지는 것이 바람직하다.
- <23> 본 발명의 다른 실시예에 따르면, 저항과 캐패시터가 신호 제어부의 출력 단자와 기준 전위 사이에 직렬로 연결되어 있으며, 그 접점에서의 출력이 신호 제어부에 입력된다. 그리고 신호 제어부의 출력 단자에서 출력되는 제1 신호와 제1 신호가 저항 및 캐패시터에 의해 지연된 제2 신호 사이의 지연값에 의해 제1 변조량이 결정되는 것이 바람직하다.

직하다. 또한, 복수의 행에서의 제1 변조량은 적어도 하나의 행에서의 제1 변조량을 계수로 가지는 다항식에 의해 결정될 수 있다. 이때, 적어도 하나의 행에서의 제1 변조량은 저항에 의해 가변될 수 있다.

<24> 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

<25> 이제 본 발명의 실시예에 따른 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

<26> 도 1은 본 발명의 실시예에 따른 액정 표시 장치의 개략적인 평면도이다.

<27> 도 1에 나타난 바와 같이, 본 발명의 실시예에 따른 액정 표시 장치는 액정 패널(300), 게이트 구동부(400), 데이터 구동부(500) 및 신호 제어부(600)를 포함한다. 게이트 및 데이터 구동부(400, 500)는 액정 패널(300)의 상측 및 좌측에 각각 위치한다. 액정 패널(300)에는 주사 신호 또는 게이트 온 신호를 전달하는 복수의 게이트선(G_1-G_N)이 가로 방향으로 뻗어서 형성되어 있으며, 화상 신호 또는 데이터 신호를 전달하는 복수의 데이터선(D_1-D_M)이 세로 방향으로 뻗어 형성되어 있다. 그리고 액정 패널(300)에는 게이트선(G_1-G_N)과 데이터선(D_1-D_M)을 통해 입력되는 신호에 따라 화상을 표시하는 복수의 화소(도시하지 않음)가 매트릭스 형태로 형성되어 있다.

<28> 신호 제어부(600)는 복수의 RGB 계조 신호를 데이터 구동부(500)에 공급하며, 게이트 및 데이터 구동부(400, 500)를 구동하기 위한 제어 신호를 게이트 및 데이터 구동부

(400, 500)에 공급한다. 게이트 구동부(400)는 게이트 온 신호를 생성하여 신호 제어부(600)로부터의 제어 신호에 맞추어 게이트선(G_1 - G_N)에 인가한다. 데이터 구동부(500)는 신호 제어부(600)로부터의 게조 신호에 근거하여 데이터 전압을 선택하고, 이 데이터 전압을 신호 제어부(600)로부터의 제어 신호에 맞추어 화상 신호로서 데이터선(D_1 - D_M)에 인가한다.

<29> 아래에서는 본 발명의 실시예에 따라 게이트 온 신호를 생성하는 방법에 대하여 도 2 내지 도 4를 참고하여 자세하게 설명한다. 본 발명의 실시예에서 액정 표시 장치는 2도트 반전 방식으로 구동되는 것으로 하고, 짝수 번째 게이트선(G_2, G_4, \dots, G_{2n})에 연결된 화소에 인가되는 데이터 전압이 이전 게이트선에 연결된 화소에 인가되는 데이터 전압에 대해서 반전된 전압으로 한다. 그리고 SXGA(1280×1024)의 해상도를 가지는 액정 표시 장치를 예로 들어 설명한다.

<30> 도 2는 본 발명의 실시예에 따른 게이트 온 신호의 타이밍도이며, 도 3a 내지 도 3c는 각각 액정 패널의 좌측, 중앙 및 우측에서 게이트 온 신호의 펄스 폭의 변조 영역을 나타내는 도면이다. 도 4는 도 3a 내지 도 3c에서 공통되는 변조 영역을 나타내는 도면이다.

<31> 도 2에 나타난 바와 같이, 본 발명의 실시예에서는 짝수 번째 게이트선(G_{2i})에 인가되는 게이트 온 신호(S_{2i})의 펄스 폭을 변조량(W_{2i})만큼 늘이고 인접하는 홀수 번째 게이트선(G_{2i+1} 또는 G_{2i-1})에 인가되는 게이트 온 신호(S_{2i+1} 또는 S_{2i-1})의 펄스 폭을 변조량(W_{2i})만큼 줄인다. 이때, 변조량(W_{2i})은 짝수 번째 게이트선(G_{2i})에 연결된 화소에 충분한 데이터 전압이 충전되어 가로줄 무늬가 나타나질 않을 정도의 크기인 것이 바람직하다.



<32> 그런데, 변조량(W_{2i})이 너무 크면 홀수 번째 게이트 온 신호(S_{2n+1})의 펄스 폭이 줄어들어, 홀수 번째 게이트선(G_{2n+1})에 연결된 화소에 데이터 전압이 충전되는 시간이 짧아진다. 그러면, 노멀리 블랙 모드에서는 홀수 번째 게이트선(G_{2n+1})에 연결된 화소가 어둡게 표시되며 노멀리 화이트 모드에서는 이 화소가 밝게 표시되는 현상(이하, "가로줄 무늬의 반전 현상"이라 함)이 나타날 수 있다. 따라서, 변조량(W_{2i})은 도 3a 내지 도 3c에 나타낸 것처럼 짝수 번째 게이트선에 연결된 화소의 충전량을 보상할 수 있는 최소 변조량(C_n)과 가로줄 무늬의 반전 현상이 나타나지 않는 최대 변조량(I_n) 사이가 바람직하다.

<33> 그리고 본 발명의 실시예에서와 같이 액정 패널(300)의 좌측에 게이트 구동부(400)가 위치할 때는 우측으로 갈수록 게이트 온 신호의 지연이 생겨서 적은 변조량으로도 데이터 전압의 충전량을 보상할 수 있게 된다. 즉, 도 3a 내지 도 3c에 나타낸 것처럼 액정 패널(300)의 우측에서의 보상 조건 및 반전 조건이 액정 패널(300)의 좌측보다 더 낮다. 그런데, 액정 패널(300)의 좌측, 중앙 및 우측에 인가하는 게이트 온 신호의 펄스 폭 변조량을 다르게 할 수는 없으므로, 도 4에 나타낸 것과 같이 세 영역의 공통되는 영역에 해당하는 변조량을 선택할 필요가 있다.

<34> 또한, 액정 패널(300)의 하단으로 갈수록 데이터선의 부하가 증가하므로 데이터 전압의 지연 또한 증가하게 된다. 따라서 도 3a 내지 도 3c, 도 4에 나타낸 것처럼, 이러한 데이터 전압의 지연을 보상하기 위해서는 액정 패널(300)의 하단으로 갈수록 게이트 온 신호의 펄스 폭의 변조량이 증가하는 것이 바람직하다. 아래에서는 변조량을 변화시키는 방법에 대해서 도 5 내지 도 8을 참조하여 자세하게 설명한다.

<35> 도 5는 액정 패널에서 요구되는 게이트 온 신호의 펄스 폭 변조량을 나타내는 그래프이며, 도 6 내지 도 8은 각각 본 발명의 실시예에 따른 게이트 온 신호의 펄스 폭 변조량을 나타내는 그래프이다.

<36> 도 5에 나타낸 바와 같이, 액정 패널(300)에서 요구되는 게이트 온 신호의 펄스 폭 변조량의 범위($C_n \sim I_n$) 이내로 펄스 폭을 변조하면 가로줄 무늬 및 가로줄 무늬의 반전 현상이 나타나지 않는다.

<37> 도 6에 나타낸 제1 실시예에서는 첫 번째 짝수 게이트선(G_2)의 게이트 온 신호(S_2)를 변조하지 않고 마지막 짝수 게이트선(G_{1024})의 게이트 온 신호(S_{1024})의 변조량을 최소로 한다. 그리고 게이트 온 신호의 펄스 폭의 변조량을 각각 1차 내지 4차의 다항식으로 결정한다. 이때, 변조량은 [수학식 1]과 같이 나타난다.

<38> 【수학식 1】 $W_{2i} = W_{1024} - A(2i - 1024)^n$

<39> 여기서, i 는 게이트선(G_i)의 위치를 나타내며, W_{2i} 는 $2i$ 번째 게이트선에 인가되는 게이트 온 신호의 펄스 폭 변조량이며, G_{2i} 는 $2i$ 번째 게이트선이며, W_{1024} 는 1024번째 게이트선에 인가되는 게이트 온 신호의 펄스 폭 변조량이며, A 는 변조량 곡선의 형태를 결정하는 값으로 첫 번째 짝수 게이트선(G_2)에 인가되는 게이트 온 신호(S_2) 변조량에 의해 결정되며 제1 실시예에서는 $\frac{W_{1024}}{(2-1024)^n}$ 로 주어진다.

<40> 이때, 도 6에 나타낸 것처럼 1차식의 변조를 할 때는 가로줄 무늬가 많이 나타나며 2차식인 경우에는 일부 영역에 가로줄 무늬가 나타날 수 있다. 따라서, 첫 번째 짝수 게이트선(G_2)과 마지막 짝수 게이트선(G_{1024})에 인가되는 게이트 온 신호(S_2, S_{1024})의 변조량을 최소로 하는 경우에는 3차식 이상의 변조를 하는 것이 가장 바람직하다. 다만, 액

정 패널(300)의 특성에 따라 2차식의 변조를 하는 경우에도 가로줄 무늬가 거의 발생하지 않는 경우가 있을 수 있다.

<41> 그리고 두 변수(A , W_{1024})만 주어지면 임의의 짝수 게이트선(G_{2i})에서의 게이트 온 신호의 펄스 폭 변조량(W_{2i})은 [수학식 1]에 나타낸 것처럼 신호 제어부(600)의 로직 연산으로 구할 수 있다. 이러한 변수(A , W_{1024})는 신호 제어부(600)의 내부 메모리 또는 외부 메모리에 저장될 수 있으며, 외부 메모리에 저장되는 경우에는 신호 제어부(600)는 외부 메모리로부터 I²C 등의 디지털 버스 방식으로 데이터를 수신한다. 신호 제어부(600)는 두 변수(A , W_{1024})로 [수학식 1]의 연산을 하여 모든 게이트선에서의 변조량을 계산해서 게이트 온 신호의 펄스 폭을 조절한다. 즉, 신호 제어부(600)는 반전된 데이터 전압이 인가되는 게이트선(G_{2i})의 게이트 온 신호의 펄스 폭을 연산한 변조량(W_{2i})만큼 늘이고, 인접한 게이트선(G_{2i+1} 또는 G_{2i-1})의 게이트 온 신호의 펄스 폭을 이 변조량(W_{2i})만큼 줄인다.

<42> 게이트 온 신호의 펄스 폭의 변조량을 조절하기 위해서 신호 제어부(600)는 도 2에 나타낸 것처럼 CPV(gate clock) 신호와 OE(output enable) 신호의 타이밍을 조절한다. 게이트 구동부(200)는 CPV 신호의 상승 에지부터 다음 CPV 신호의 상승 에지까지를 한 주기로 하여 게이트 온 신호를 출력하는데, OE 신호가 하강 에지부터 다음 OE 신호의 상승 에지까지 출력한다. 따라서, 신호 제어부(600)는 CPV 신호의 주기를 변조량만큼 변화시키고 OE 신호의 타이밍을 이에 맞게 조절하여 게이트 온 신호의 펄스 폭을 변조한다.

<43> 다음, 도 7을 보면, 본 발명의 제2 실시예에서는 첫 번째 짝수 게이트선(G₂)에 인가되는 게이트 온 신호를 일정량 변조하고 마지막 짝수 게이트선(G₁₀₂₄)에 인가되는 게이트 온 신호의 변조량을 최소값과 최대값 사이로 한다. 그러면, [수학식 1]에서의 A는 $\frac{W_{1024}-W_2}{(2-1024)^n}$ 으로 주어진다.

<44> 본 발명의 제2 실시예에서와 같이 변조를 하면, 도 8에 나타낸 것처럼 2차식의 변조를 하는 경우에도 가로줄 무늬와 가로줄 무늬의 반전이 나타나지 않는다. 그리고 제1 실시예에서처럼 제2 실시예에서도 변조량을 결정하는 두 변수(A, W₁₀₂₄)는 신호 제어부(600)의 내부 메모리 또는 외부 메모리에 저장될 수 있다.

<45> 본 발명이 제1 및 제2 실시예에서는 다항식을 결정하는 두 변수를 신호 제어부(600)의 내부 또는 외부 메모리에 저장하여 두고, 게이트 온 신호의 펄스 폭 변조량을 [수학식 1]에 나타낸 연산으로 결정한다. 한편, 제1 및 제2 실시예와는 달리 하나의 다항식을 사용하지 않고 구간을 나누어 각각 다른 1차식을 적용하여 변조량을 결정할 수 있으며, 아래에서는 도 9를 참조하여 이러한 실시예에 대해서 설명한다.

<46> 도 8을 보면, 본 발명의 제3 실시예에서는 중간 게이트선(G₅₁₂)을 중심으로 하여 액정 패널(300)의 상측 및 하측에 위치하는 게이트선에 인가되는 게이트 온 신호의 펄스 폭 변조를 각각 [수학식 2] 및 [수학식 3]과 같이 1차식으로 계산한다.

<47> **【수학식 2】**
$$W_{2i} = W_{512} + \frac{W_{512} - W_2}{512 - 2} (2i - 512)$$

<48> **【수학식 3】**
$$W_{2i} = W_{1024} + \frac{W_{1024} - W_{512}}{1024 - 512} (2i - 1024)$$

- <49> 이와 같이, 본 발명의 제3 실시예에서는 첫 번째 짝수 게이트선(G_2) 및 마지막 짝수 게이트선(G_{1024})에서의 변조량(W_2 , W_{1024}) 과 경계 게이트선(G_{512})에서의 변조량(W_{512})만 주어지면 [수학식 2] 및 [수학식 3]을 통하여 모든 게이트선에서의 변조량을 결정할 수 있다. 그리고 이러한 변수(W_2 , W_{512} , W_{1024})는 제1 및 제2 실시예처럼 신호 제어부(600)의 내부 또는 외부 메모리에 저장될 수 있다.
- <50> 제3 실시예에서와 같이 변조를 하면 도 9에 나타난 것처럼 모든 라인에서 가로줄 무늬 및 가로줄 무늬의 반전 현상이 나타나지 않는다. 그리고 제3 실시예에서는 두 영역으로 나누어서 다른 1차식을 적용하였지만, 3이상의 영역으로 나누어 각각 다른 1차식으로 적용할 수 있다.
- <51> 본 발명의 제1 내지 제3 실시예에서는 마지막 짝수 게이트선(G_{1024})에서의 변조량(W_{1024})이 메모리에 저장되어 있지만, 이와는 달리 이 값을 가변시킬 수 있다. 아래에서는 이러한 실시예에 대하여 도 9 및 도 10을 참조하여 설명한다.
- <52> 도 9는 본 발명의 제4 실시예에 따른 신호 제어부를 나타내는 도면이며, 도 10은 본 발명의 제4 실시예에 따른 신호 제어부의 입출력 파형을 나타내는 도면이다.
- <53> 도 9에 나타난 바와 같이, 신호 제어부(600)에서 출력되는 임의의 신호(V_{in})가 가변 저항(R)의 한쪽 단자에 입력된다. 저항(R)과 접지단(0) 사이에는 캐패시터(C)가 직렬로 연결되어 있으며, 저항(R)과 캐패시터(C)의 접점에서 출력되는 신호(V_{out})가 신호 제어부(600)에 입력된다. 그러면, 도 10에 나타난 것처럼 입력 신호(V_{in})가 저항(R)과 캐패시터(C)에 의해 지연되어 출력 신호(V_{out})로 출력되며, 출력 신호(V_{out})는 [수학식 4]와 같이 된다.

<54>

【수학식 4】 $V_{out} = (1 - e^{-\frac{1}{RC}t})V_{in}$

<55>

신호 제어부(600)는 입력 신호(V_{in})에 대한 출력 신호(V_{out})의 지연을 클록을 이용하여 측정하고, 지연값(D)에 따라 마지막 짝수 게이트선(G_{1024})에 인가되는 게이트 온 신호의 변조량을 조절한다. 이때, 지연은 시정수인 저항(R)과 캐패시터(C)의 크기의 곱(RC)에 의해 결정되므로, 저항(R)의 크기를 가변하여 변조량을 조절할 수 있다. 따라서, 저항(R)의 크기를 가변하면서 가로줄 무늬가 나타나지 않는 변조량을 찾을 수 있다.

<56>

본 발명의 제1 내지 제4 실시예에서는 도 4에 나타난 보상 영역에 포함되도록 게이트 신호의 펄스 폭을 변조하였지만, 액정 패널(300)의 공정 조건에 따라 보상 영역이 달라질 수 있다. 이 경우에 서로 다른 보상 영역을 동시에 만족하지 않는 영역이 존재할 수 있으므로, 보상 영역을 넓힐 필요가 있다. 아래에서는 이러한 실시예에 대해서 도 11을 참조하여 자세하게 설명한다.

<57>

도 11은 본 발명의 제5 실시예에 따른 게이트 온 신호의 타이밍도이다.

<58>

본 발명의 제5 실시예에서는 보상 영역을 확대하기 위해서 게이트 신호의 펄스 폭을 증가시킨다. 게이트 신호의 펄스 폭이 증가하면 홀수 번째 게이트선에 인가하는 게이트 신호의 펄스 폭을 줄일 수 있는 양이 증가한다. 즉, 도 3a 내지 도 3c에서 설명한 가로줄 무늬의 반전 현상이 일어나는 경계(I_n) 이상으로 변조를 하여도 반전 현상이 일어나지 않는다. 따라서, 보상 영역을 확대할 수 있다.

<59>

이와 같이 하기 위해, 본 발명의 제5 실시예에서는 게이트 신호의 펄스 폭을 증가시키기 위해서 신호 제어부(600)는 OE 신호를 출력하지 않는다. 그러면 도 11에 나타난 것처럼 게이트 구동부(400)는 CPV 신호의 주기에 맞추어 게이트 신호 펄스를 출력한다.

따라서 신호 제어부(600)는 CPV 신호의 주기를 변조량만큼 변화시켜 출력하면, 게이트 신호는 이 변조량만큼 펄스 폭이 변조된다.

<60> 이와 같이 제5 실시예에 의하면 게이트 신호의 펄스 폭이 증가하므로 앞에서 설명한 보상 영역을 확대할 수 있다. 따라서 액정 패널의 공정 편차가 존재하더라도 동일한 신호 제어부(600)를 이용하여 변조량을 조절할 수 있다.


<61> 본 발명의 제1 내지 제5 실시예에서는 홀수 번째 게이트선에 인가되는 게이트 온 신호의 펄스 폭을 인접한 짝수 번째 게이트선에 인가되는 게이트 온 신호의 펄스 폭의 변조량만큼 줄이는 것으로 설명하였지만, 두 변조량을 다르게 할 수도 있으며 또한 홀수 번째 게이트선의 게이트 온 신호의 펄스 폭은 변조하지 않을 수도 있다.

<62> 게이트선(G_{2i})의 게이트 온 신호의 펄스 폭을 연산한 변조량(W_{2i})만큼 늘이고, 인접한 게이트선(G_{2i+1} 또는 G_{2i-1})의 게이트 온 신호의 펄스 폭을 이 변조량(W_{2i})만큼 줄인다.

<63> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

【발명의 효과】

<64> 이와 같이 본 발명에 의하면, 극성이 반전된 데이터 전압이 인가되는 행에서는 게이트 온 신호의 펄스 폭이 길어져서 화소에 데이터 전압이 충분히 충전될 수 있어서, 가로줄 무늬가 발생하지 않는다. 또한, 극성이 반전되지 않는 데이터 전압이 인가되는 행



1020020060115

출력 일자: 2003/6/26

에서도 게이트 온 신호의 펄스 폭이 적절히 조절되므로 가로줄 무늬의 반전 현상이 일어나지 않는다.

【특허청구범위】**【청구항 1】**

서로 평행하며 열 방향으로 배열된 복수의 데이터선 및 서로 평행하며 행 방향으로 배열된 복수의 게이트선이 형성된 액정 패널,

상기 데이터선 및 상기 게이트선에 각각 인가되는 데이터 전압 및 게이트 온 신호의 타이밍을 조절하는 제어 신호를 출력하는 신호 제어부,

상기 신호 제어부의 제어 신호에 맞추어 상기 데이터선으로 상기 데이터 전압을 출력하는 데이터 구동부, 그리고

상기 신호 제어부의 제어 신호에 맞추어 상기 게이트선으로 상기 게이트 온 신호를 차례로 출력하는 게이트 구동부를 포함하며,

상기 신호 제어부는, 서로 다른 극성의 데이터 전압이 인가되는 서로 인접한 두 행 중 두 번째 행에 인가되는 게이트 온 신호의 펄스 폭을 제1 변조량만큼 늘이는 액정 표시 장치.

【청구항 2】

제1항에 있어서,

상기 신호 제어부는 상기 인접한 두 행 중 첫 번째 행에 인가되는 게이트 온 신호의 펄스 폭을 제2 변조량만큼 줄이는 액정 표시 장치.

【청구항 3】

제2항에 있어서,

상기 신호 제어부는 두 행을 기준으로 극성이 반전된 데이터 전압이 인가되도록 제어하며, 상기 제1 변조량은 상기 제2 변조량과 동일한 값을 가지는 액정 표시 장치.

【청구항 4】

제1항에 있어서,

상기 제1 변조량은 상기 액정 패널에서 상기 데이터 전압이 입력되는 영역에서 멀리 떨어진 행에 인가되는 게이트 온 신호일수록 큰 값을 가지는 액정 표시 장치.

【청구항 5】

제4항에 있어서,

상기 두 번째 행에 인가되는 게이트 온 신호의 펄스 폭의 상기 제1 변조량은 $A - B(N - N_{last})^n$ (여기서, N은 상기 액정 패널에 위치하는 복수의 행에서 상기 두 번째 행의 순서이며, N_{last} 은 상기 복수의 행 중 상기 제1 변조량이 적용되는 마지막 행이고, n은 다항식의 차수이며, A 및 B는 상기 액정 패널의 특성에 따른 값임)의 형태로 결정되는 액정 표시 장치.

【청구항 6】

제5항에 있어서,

상기 A 및 B는 상기 신호 제어부의 내부 또는 외부에 위치하는 메모리에 저장되어 있으며, 상기 $A - B(N - N_{last})^n$ 의 다항식은 상기 신호 제어부의 내부 연산으로 수행되는 액정 표시 장치.

【청구항 7】

제4항에 있어서,

상기 신호 제어부는 상기 액정 패널에 위치하는 복수의 행을 두 개 이상의 구간으로 나누어, 각 구간에서의 상기 제1 변조량을 선형적으로 증가시키는 액정 표시 장치.

【청구항 8】

제7항에 있어서,

상기 복수의 행에서 상기 각 구간에서의 경계에서의 제1 변조량이 상기 신호 제어부의 내부 또는 외부 메모리에 저장되어 있는 액정 표시 장치.

【청구항 9】

제1항에 있어서,

상기 신호 제어부는 상기 제1 변조량에 따라 증가되는 주기를 가지는 게이트 클록을 출력하며,

상기 게이트 온 신호는 상기 게이트 클록의 상승 에지에 동기하여 차례로 출력되며, 현재 게이트 클록의 상승 에지부터 다음 게이트 클록의 상승 에지까지의 기간을 펄스 폭으로 가지는 액정 표시 장치.

【청구항 10】

제1항에 있어서,

상기 신호 제어부의 출력 단자와 기준 전위 사이에 직렬로 연결되어 있으며, 그 접점에서의 출력이 상기 신호 제어부에 입력되는 저항 및 캐패시터를 더 포함하며,

상기 신호 제어부의 출력 단자에서 출력되는 제1 신호와 상기 제1 신호가 상기 저항 및 캐패시터에 의해 지연된 제2 신호 사이의 지연값에 의해 상기 제1 변조량이 결정되는 액정 표시 장치.

【청구항 11】

제10항에 있어서,

상기 복수의 행에서의 제1 변조량은 적어도 하나의 행에서의 제1 변조량을 계수로 가지는 다항식에 의해 결정되는 액정 표시 장치.

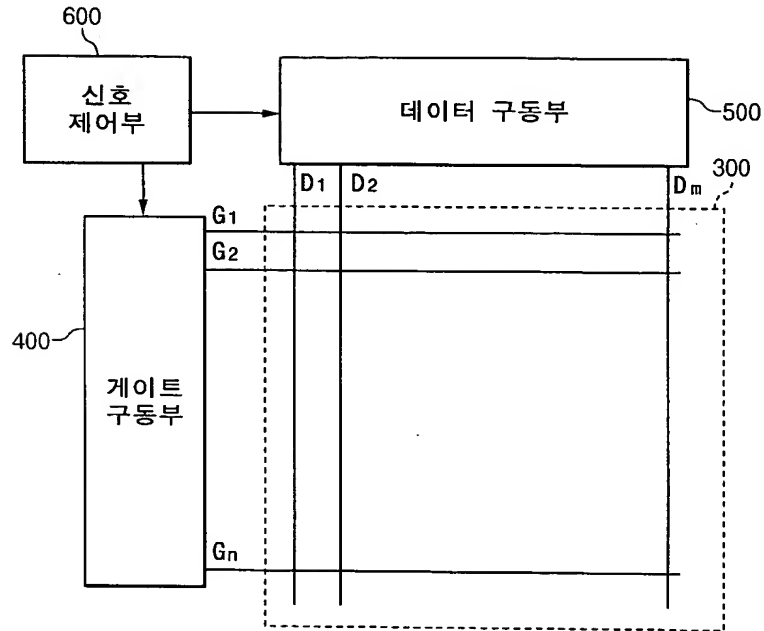
【청구항 12】

제11항에 있어서,

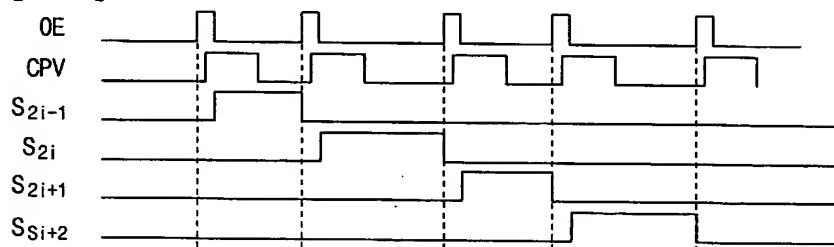
상기 적어도 하나의 행에서의 제1 변조량은 상기 저항에 의해 가변되는 액정 표시 장치.

【도면】

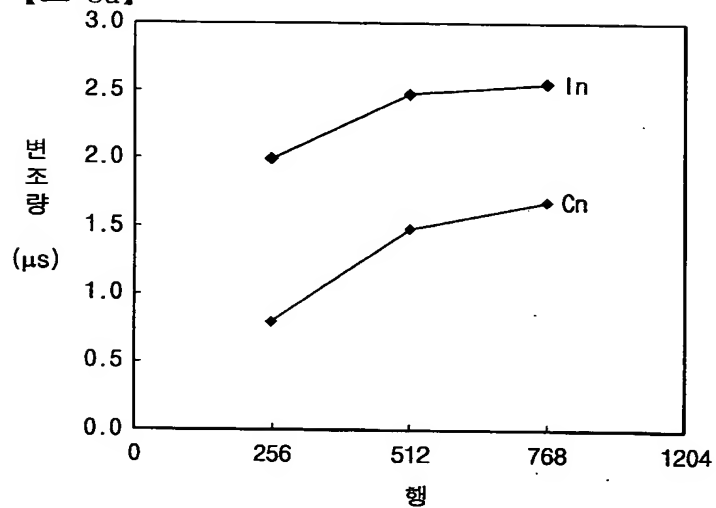
【도 1】



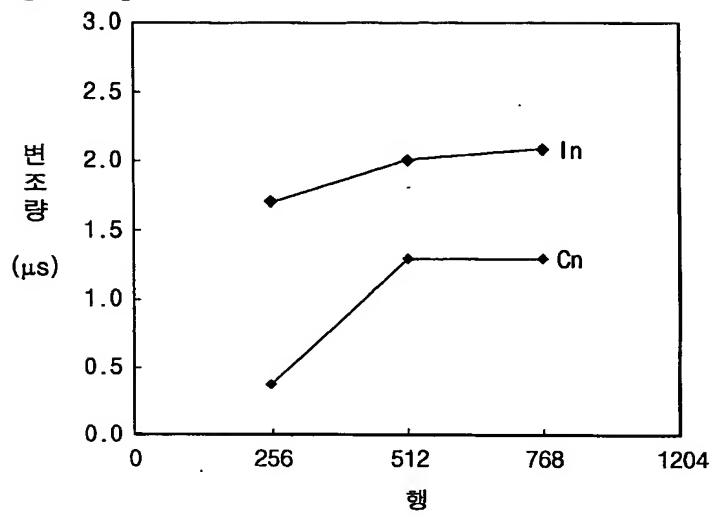
【도 2】



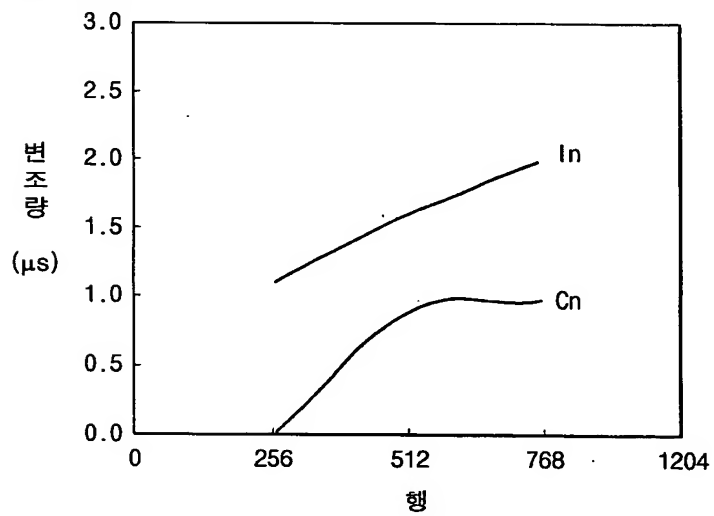
【도 3a】



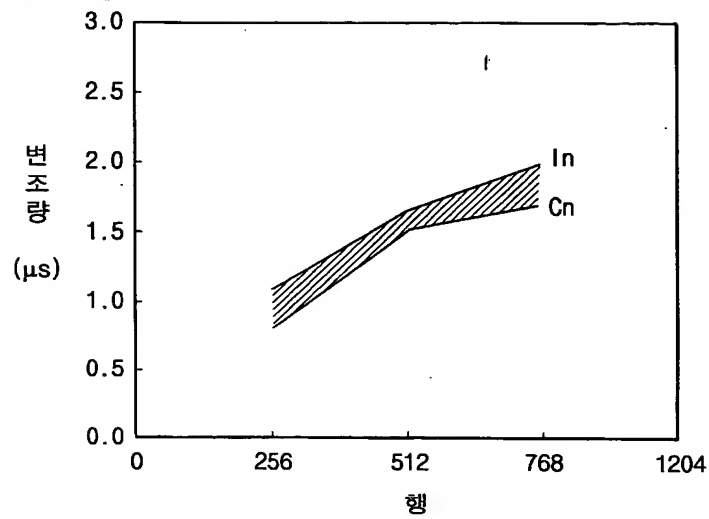
【도 3b】



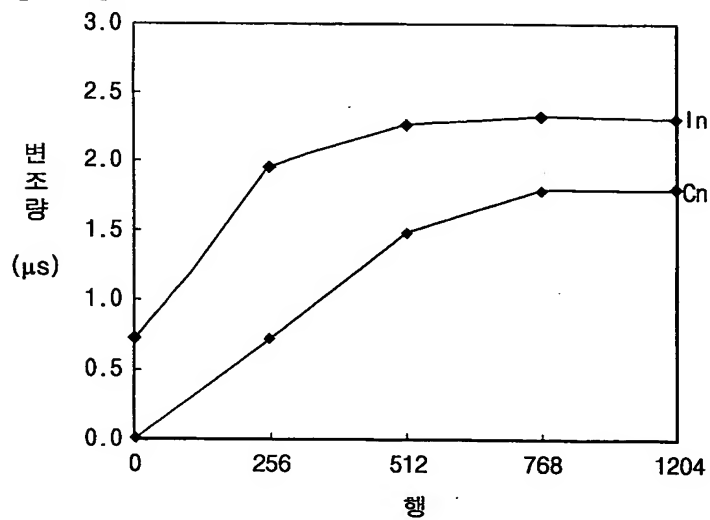
【도 3c】



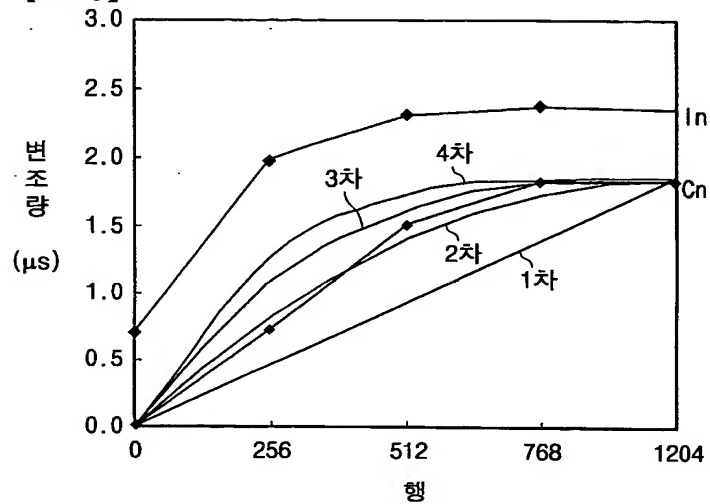
【도 4】



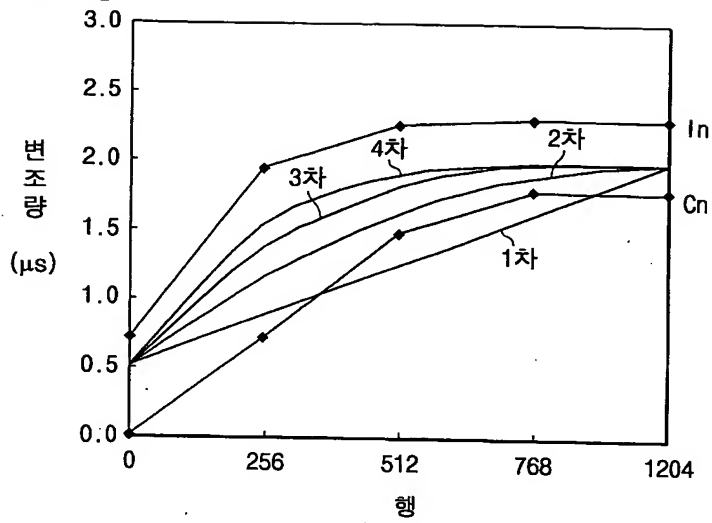
【도 5】



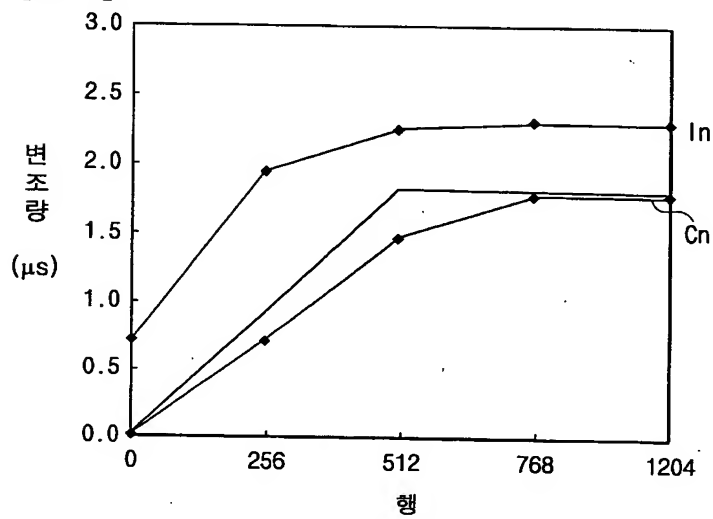
【도 6】



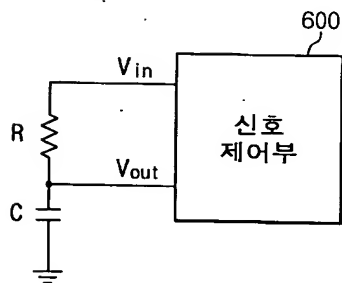
【도 7】



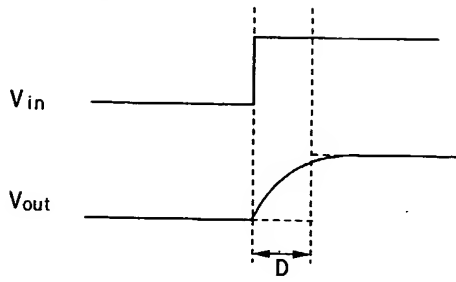
【도 8】



【도 9】



【도 10】



【도 11】

